

# OCVD 法での接合容量の効果：電流成分を含んだモデル式の構築

真辺航\*, 原田翔平, 司馬悠地, 大村一郎 (九州工業大学)

附田正則 (北九州市環境エレクトロニクス研究所)

Effect of the Junction Capacitance by Open Circuit Voltage Decay Method  
: Construction of the Model Including Current Component

Wataru Manabe\*, Shohei Harada, Yuji Shiba, Ichiro Omura (Kyushu Institute of Technology)  
Masanori Tsukuda (City of Kitakyushu)

We discussed applying the open circuit voltage decay (OCVD) method to measure carrier lifetime of power devices. A deviation of the carrier lifetime was confirmed by TCAD simulation on low level injection conditions. Introducing a transition model of carrier, a high accuracy measurement could be achieved.

キーワード：パワー半導体, キャリアライフタイム, 開放回路電圧減衰法, TCAD シミュレーション, PIN ダイオード, 接合容量

(Power device, Carrier lifetime, Open circuit voltage decay, TCAD simulation, PIN diode, Junction capacitance)

## 1. はじめに

省エネルギー社会の実現に向け、パワー半導体の更なる高性能化が必要である。高性能化において、バイポーラデバイスの導通損失やスイッチング損失のトレードオフ改善に関わるキャリアライフタイムは、重要なパラメータであり、高精度なキャリアライフタイム測定が求められる。キャリアライフタイム測定の代表的な方法として、光学的測定法と電氣的測定法があるが、本稿では電氣的測定法である OCVD 法(Open Circuit Voltage Decay)の解析を行った。

電氣的測定法のひとつである OCVD 法は、電極の形成後にキャリアライフタイム測定を行う。ウェーハの段階で測定を行う光学的測定法と比べると、デバイス製造後の段階で測定する OCVD 法は、加工処理により変化した実際のキャリアライフタイムを求めることができる。しかし、OCVD 法は、ダイオードの接合容量が無視できない場合や、空間電荷領域での再結合があると、キャリアライフタイムを算出する電圧傾斜が変化し、正確なキャリアライフタイムが測定できない問題がある<sup>(1),(2)</sup>。そこで TCAD デバイスシミュレータを用いて、デバイス内部のキャリアの過渡現象を解析し、OCVD 法でのキャリアライフタイム測定の問題点である接合容量の効果、電流成分を含んだモデル式を考えることにより明らかにした。

## 2. OCVD 法の原理

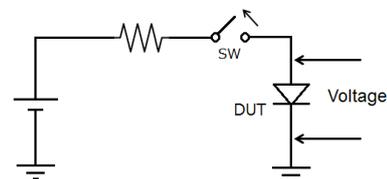


図1 OCVD 測定回路

Fig.1. OCVD circuit

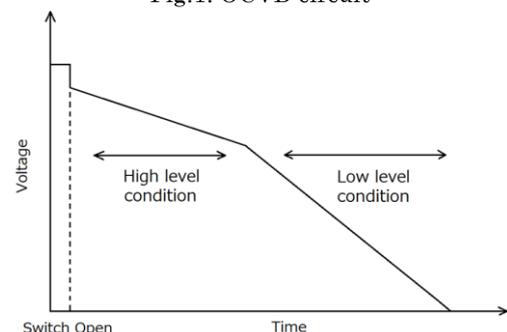


図2 OCVD 法で得られる電圧波形

Fig.2. Voltage waveform by OCVD

OCVD 法でのキャリアライフタイム測定は、図1のようにデバイスに順バイアスをかけ、その後回路のスイッチを開放することにより行う。回路を開放するためデバイスに電流は流れず、デバイス内に蓄積した過剰キャリアの再結合により、電極間で電圧波形が得られる。デバイス内部の

キャリア密度によって、高注入状態と低注入状態で電圧傾斜が変化し(図2), それぞれの状態でのキャリアライフタイムを求めることができる。高注入時, 低注入時のキャリアライフタイムはそれぞれ式(1), (2)より求められる。(3),(4)

$$\tau_{HL} = -2 \frac{kT}{q} \left( \frac{dV}{dt} \right)^{-1} \dots\dots\dots(1)$$

$$\tau_{LL} = - \frac{kT}{q} \left( \frac{dV}{dt} \right)^{-1} \dots\dots\dots(2)$$

### 3. シミュレーションによる OCVD 法の解析

#### 〈3・1〉デバイス構造及びパラメータ

シミュレーションを行う構造のパラメータを表1に, PINダイオードの構造を図3に示す。P層, I層, N層の濃度は一定とした。

表1 シミュレーション構造の各パラメータ

Table.1. Parameter of PIN diode

P層濃度	$1 \times 10^{18} \text{ cm}^{-3}$
N層濃度	$1 \times 10^{18} \text{ cm}^{-3}$
I層濃度	$1 \times 10^{14} \text{ cm}^{-3}$
ホールのキャリアライフタイム	$3 \times 10^{-6} \text{ sec}$
電子のキャリアライフタイム	$10 \times 10^{-6} \text{ sec}$

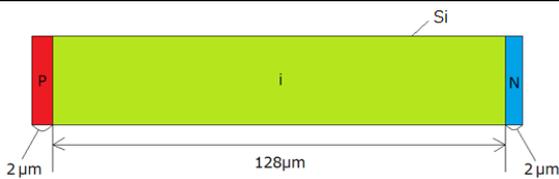


図3 PINダイオードの構造  
Fig.3. Structure of PIN diode

#### 〈3・2〉シミュレーション結果と理論波形の比較

図3のPINダイオード構造で, OCVD法を再現したシミュレーションを行い, 電極間での電圧波形を図4に示す。図4では, シミュレーションで得られた電圧波形(実線)とSRH再結合のみから算出した電圧波形(破線)を比較した。

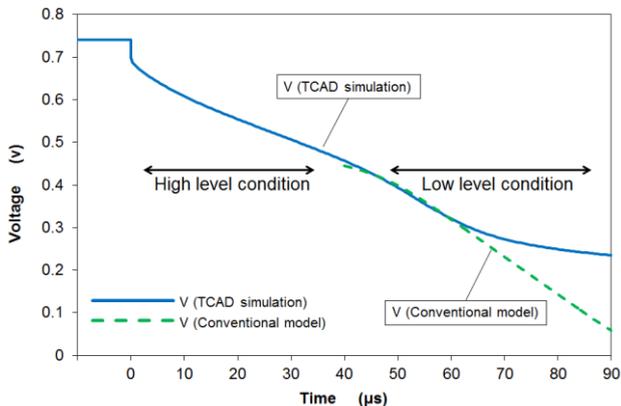


図4 シミュレーション結果及び従来のモデル式により得られた電圧波形  
Fig.4. Voltage waveform by simulation and conventional model

図4より, シミュレーションから得られた電圧波形とSRH再結合のみから算出した電圧波形が, 低注入状態において一致しないことがわかる。シミュレーションから得られた電圧波形で, 式(2)よりキャリアライフタイムを算出しても, 表1で設定したキャリアライフタイムと一致しない。すなわち, SRH再結合のみで算出した電圧傾斜と異なるため, OCVD法から得られるキャリアライフタイムは真値と誤差がある。

OCVD法は, 電極間の電圧からキャリアライフタイムを求めるため, デバイス内部のキャリアの分布を考慮しない。図5では, OCVD法による電極間電圧が, デバイス内部のキャリアによって生じる電圧を反映できているか確認するため, OCVD法での電極間の電圧波形とデバイス内部のキャリア密度の変化から算出した電圧波形(実線)を比較した。電圧波形(実線)は, 図5に示すデバイス内部での電子密度, ホール密度の時間変化から算出した。

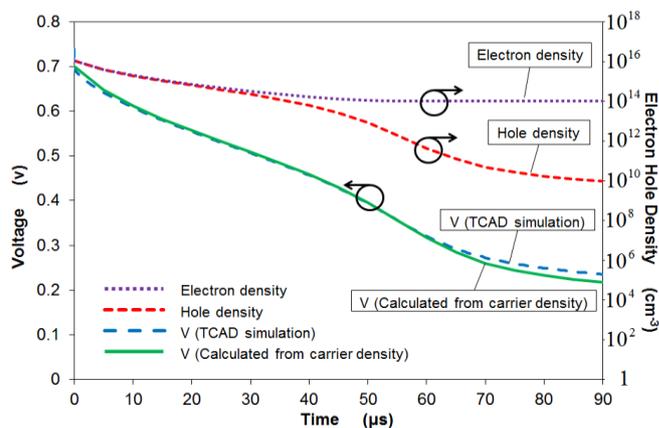


図5 シミュレーション結果及びデバイス内部のキャリア密度から算出した電圧波形  
Fig.5. Voltage waveform by simulation and calculated from carrier density

電極間の電圧変化とPINダイオード内部のキャリア密度の時間変化から算出した電圧変化が同一の傾向を示している(図5)。そのためOCVD法の電極間での電圧変化は, デバイス内部のキャリアによって生じる電圧変化を反映できているといえる。この結果から, 図4での電圧波形の不一致の原因について, デバイス内部のキャリア密度の変化から考える必要がある。

低注入時の電極間の電圧は少数キャリア(ホール)によって決まる。ホール密度の算出には, デバイス内部の理想的な再結合のみを考えて, SRHの再結合過程を用いた(5)。

$$\frac{\partial p}{\partial t} = - \frac{pn - n_i^2}{\tau_n(p + p_0) + \tau_p(n + n_0)} \dots\dots\dots(3)$$

図6では, 式(3)より算出されるホール密度の変化と, シミュレーションで得られるホール密度の変化を比較することで, デバイス内部のホール密度の変化を式(3)のSRHの再結合のみであらわせるか確認した。

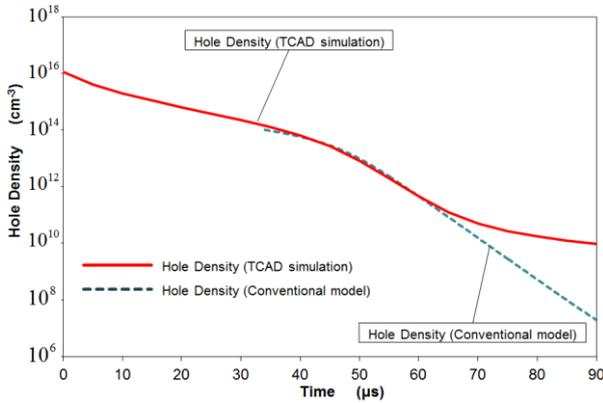


図6 シミュレーション結果及び式(3)より求めたホール密度の時間変化

Fig.6. Time variation of the hole density by simulation and formula (3)

図6から、少数キャリアの連続式においてSRH再結合のみを考えた式(3)ではシミュレーションから得られた結果を再現できないことがわかった。低注入状態では、電極間の電圧の変化は、少数キャリア密度(ホール)の変化のみに依存するので、図4の電圧変化と同様にテールが生じていることがわかる。低注入状態での電圧波形(図4)及びホール密度の時間変化(図6)に誤差が生じるのは、少数キャリアの減少が再結合のみで決まっておらず、考慮していない成分があるためだと考えられる。

ここで接合容量による誤差を考える。式(3)の少数キャリアの連続式で考慮していないのはキャリアの発生とホールによる電流成分である。シミュレーション結果を確認すると、インパクトイオン化は起こっていないため、キャリアの発生はなく、デバイス内部の電流密度を調べると、変位電流があることを確認した。また、疑似フェルミ電位にも傾きが生じており、疑似フェルミ電位の傾きは電流が流れていることを表すので、接合容量の変位電流によるホールの電流成分が誤差として考えられる。

#### 4. 変位電流を考慮したモデル式の構築

##### 〈4・1〉変位電流の発生メカニズム

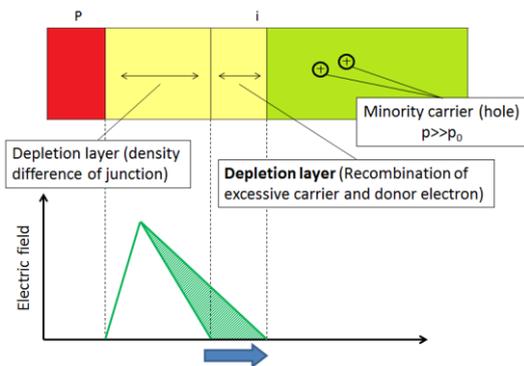


図7 変位電流の発生メカニズム

Fig.7. Mechanism of the displacement current

変位電流が生じるのは空乏層が広がることによって電界が変化するためである。低注入状態において空乏層が広がるのは、順方向電圧によって注入された過剰少数キャリアの再結合によるものである。もともとP層とI層の接合には、キャリアの移動によって生じた空乏層があり、電界が形成され拡散電位が生じている。過剰少数キャリアがなければ、空乏層幅は不変であるが、順バイアスによる過剰少数キャリアとI層のドナーがもつ電子が再結合するため、空乏層が広がる(図7)。デバイス内部は熱平衡状態を満たすように過剰少数キャリアが再結合するので電位差は最終的に0となる。変位電流は電界の時間変化で表され、

$$J_{disp} = \frac{\partial D}{\partial t} \dots\dots\dots(4)$$

また、デバイス内の全電流の式は次式で表される。

$$J = J_p + J_n + J_{disp} \dots\dots\dots(5)$$

回路は開放されており全電流は0なので、

$$J_{disp} = -J_p - J_n \dots\dots\dots(6)$$

電界変化による変位電流と逆向きにホール、電子電流が流れる。

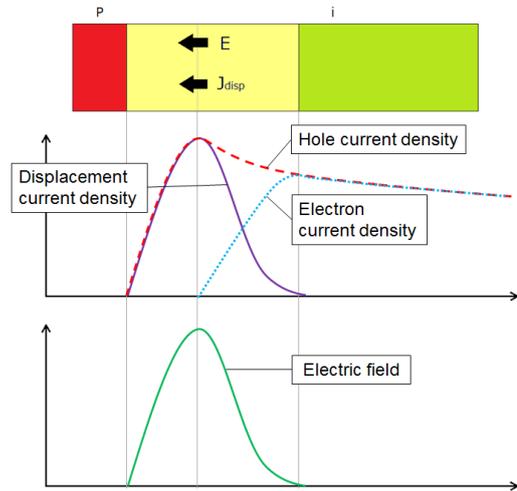


図8 空乏層での変位電流、ホール電流、電子電流、電界

Fig.8. Displacement current, electron current, hole current, electric field at depletion layer

図8は、電界変化により生じた変位電流とその変位電流によって生じるホール電流、電子電流であり、図4、図5、図6の低注入状態のテール(70μsec)の様子である。式(4)からもわかるように変位電流は電界強度の変化に依存して流れており、変位電流が増加する部分ではホール電流が流れ、減少する部分では電子電流が流れる。空乏層に変位電流によるホール電流が流れることで、疑似フェルミ電位が傾き、低注入時の電圧波形に誤差が生じると考えられる。

##### 〈4・2〉電流成分を含んだモデル式

再結合のみを考えた少数キャリアの連続式に電流成分を加え、シミュレーションによる少数キャリアの時間変化と一致するか確認を行う。電流成分は過剰キャリアによる空

乏層幅の変化より求める。PN 接合での拡散電位は、

$$V_{bi} = \frac{kT}{q} \ln \frac{N_A N_D}{n_i^2} \quad \dots\dots\dots(7)$$

低注入状態において、過剰少数キャリアによって生じる電位は、

$$V_a = \frac{kT}{q} \ln \frac{p(t)N_D}{n_i^2} \quad \dots\dots\dots(8)$$

式(7), (8)を用いて、デバイス内部の電位は、

$$V' = V_{bi} - V_a \quad \dots\dots\dots(9)$$

PN 接合の空乏層幅はポアソン方程式より、

$$x = \sqrt{\frac{2\epsilon_{si}\epsilon_0(N_A + N_D)}{qN_A N_D}(V_{bi} + V)} \quad \dots\dots\dots(10)$$

回路はスイッチを開放しており、バイアスはなく、デバイス内部の電位により空乏層幅が決まるので、

$$x = \sqrt{\frac{2\epsilon_{si}\epsilon_0(N_A + N_D)}{qN_A N_D}V'} \quad \dots\dots\dots(11)$$

接合容量は式(11)を用いて、

$$C = \frac{\epsilon_{si}\epsilon_0}{x} \quad \dots\dots\dots(12)$$

電荷量の変化より電流を求めて、

$$Q = CV' \quad J_p = \frac{dQ}{dt} \quad \dots\dots\dots(13)$$

電流成分を含んだ少数キャリアの連続式は、

$$\frac{\partial p}{\partial t} = -\frac{1}{q} \frac{dJ_p}{dx} - \frac{pn - n_i^2}{\tau_p(n + n_0) + \tau_n(p + p_0)} \quad \dots\dots\dots(14)$$

式(7)から式(13)で求めた電流を、式(14)の右辺第一項にあてはめ、このモデル式により低注入時のホール密度の時間変化を求める。

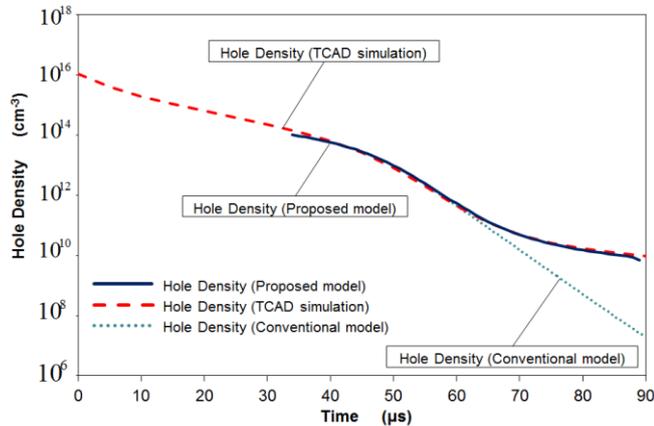


図9 シミュレーション結果及び式(14)のモデル式によるホール密度の時間変化

Fig.9. Time variation of the hole density by model of formula (14) and simulation

シミュレーションから得られたホール密度の時間変化と式(14)の電流成分を考えたモデル式から算出したホール密度の時間変化が一致する(図9)。つまり、ホール密度の時間変化は、再結合だけでなく変位電流による電流成分も考えなければならないことがわかった。

再結合のみを考慮した時の電圧変化にはみられなかった

テールが生じるのは、式(14)の電流成分が再結合成分より支配的になるためである。

図10では、モデル式によるホール密度の時間変化から低注入時の電圧波形を求め、シミュレーションで得られた電圧波形と比較した。

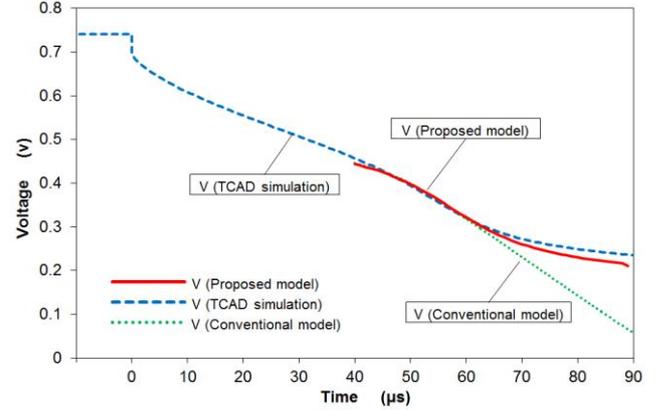


図10 シミュレーション結果及び式(14)のモデル式から得られた電圧波形

Fig.10. Voltage waveform by model of formula (14) and simulation

誤差要因を含んだモデル式から電圧波形を求めると、シミュレーションと同様の傾向を示す低注入時の電圧波形を得ることができた。PIN ダイオードでの OCVD 法によるキャリアライフタイム測定は、変位電流による電流成分を考慮しなければならない。

## 5. まとめ

本稿では、シミュレーションを用いて、OCVD 法を PIN ダイオードで行い、デバイス内部のキャリア過渡現象の解析により、接合容量の効果を考えたモデル式を構築した。構築したモデル式から求めたホール密度の時間変化が、シミュレーション結果と一致し、低注入時の過剰少数キャリアの減少が再結合だけでなく、電流成分に関わることを明らかにした。

## 文 献

- (1) J.E. Mahan, D.L. Barnes: "Depletion layer effects in the open circuit voltage decay lifetime measurement", Solid State Electronics, Vol 24, pp.989-994, (1981)
- (2) Fredrik A. Lindholm, Juin J. Liou, Arnost Neugroschel, Taewon W. Jung: "Determination of lifetime and surface recombination velocity of p-n junction solar cells and diodes by observing transients", IEEE Electron Devices, Vol34, pp.277-285, (1987)
- (3) S.R. Lederhandler, L.J.Giacoletto: "Measurement of Minority Carrier Lifetime and Surface Effects in Junction Devices", Proceedings of the IRE, Vol43, pp.477-483, (1955)
- (4) H. Schlangenotto, W. Gerlach: "On the post-injection voltage decay of p-s-n rectifiers at high injection levels", Solid State Electronics, Vol15, pp.393-402, (1972)
- (5) W. Shockley, W. T. Read: "Statistics of the Recombinations of Holes and Electrons", PHYSICAL REVIEW, Vol 87, pp835-842, (1952)