

氏名	松 中 繁 樹
学位の種類	博士(工学)
学位記番号	生工博甲第72号
学位授与の日付	平成20年3月25日
学位授与の条件	学位規則第4条第1項該当
学位論文題目	イオン化スパッタ法による微細金属配線成膜に関する研究
論文審査委員	主査 教授 横井 博一 " 西尾 一政 " 花本 剛士 " 尾川 博昭 " 岡元 孝二

学位論文内容の要旨

半導体素子の微細化とともに多層配線間を接続するビアの高アスペクト化(ビア深さ/ビア径)が進んでいる。本論文は、この高アスペクトビアのバリアメタル形成を可能にするイオン化スパッタ法を開発することを目的とし、高アスペクトビア埋め込みに適したスパッタ装置の新マグネット構造の提案とそれを用いて作製した超微細加工に最適化したバリア膜 Ti、TiN の膜質について述べている。

第一章は序論としてテーマの研究背景、目的、意義について詳細に記述している。

第二章はイオン化スパッタに適したマグネット構造について詳細に記述している。2重円の回転バランスマグネットとアンバランスマグネット構造によるプラズマ状態、ビア埋め込み評価を行い、発散磁界でイオン量の多くなるアンバランスマグネットの優位性を示している。この知見から、発散磁界を強くした発散磁界強化型マグネットを考案し、Ti、TiN 膜のビア埋め込み性、バリア膜としての膜質について検討している。その結果、アスペクト5 ($\phi 0.2\mu\text{m}$, 深さ $1\mu\text{m}$)のビアに対し、バリア膜の性能(比抵抗 $<150\mu\Omega\text{cm}$, TiN(200)に配向)を確保するとともに非常に高いボトムカバレッジ率($\sim 35\%$)を達成している。

第三章は、発散磁界強化型マグネットを用いて、アンテナ MOS キャパシタのゲート酸化膜ダメージについて詳細に記述している。放電開始時、発散磁界に捕捉した電子が急速に供給され MOS キャパシタの酸化膜ダメージが発生することを初めて明らかにしている。

第四章は、アンテナ MOS キャパシタのゲート酸化膜にダメージを与えず、基板エッジビアのボトム埋め込み非対称を抑制するマグネット構造とビア埋め込み性について詳細に記述している。ビアボトム非対称抑制としてターゲット外周エロージョン量を増加させることをスパッタシミュレーションから明らかにしている。これらを考慮した円弧型マグネット構造を提案している。このことで、高いボトムカバレッジ率と基板エッジのビアボトム非対称性を大幅に緩和できるビアのバリア膜形成が可能であることを実証している。

第五章は、 $\phi 300\text{mm}$ 基板のビア埋め込み用として、円弧型マグネットの適用を詳細に記述している。ターゲットの拡大で放電パワーが増加し、放電空間に堆積した膜ストレスの高い TiN が熱履歴で成膜中に剥離する現象が発生した。これに対し、TiN 成膜ではイオンリフレクターをオフにすることで放電電流を分散するとともに TiN 成膜前、膜ストレスの低い Ti で放電空間をペーストする方法でダスト発生を抑制できることを実証している。また、Ti、TiN ともに高アスペクトのビア埋め込み性が可能で、デバイスダメージ、膜質に問題ないことを報告している。

第六章は結論として、高アスペクトビアに適したイオン化スパッタについてまとめている。

半導体デバイスにダメージが入らない発散磁界形成とターゲット外周エロージョン量を増加する円弧型マグネット構造を用いたイオン化スパッタの優位性を報告している。

以上のように本論文は、微細化の進む半導体ビアのバリアメタル形成をイオン化スパッタで可能にしたものであり、世界トップレベルの高アスペクトビアのバリアメタル形成を実現しており、半導体

デバイスの分野において寄与するところが大きい。

学位論文審査の結果の要旨

本論文は微細化の進む半導体における多層配線間を繋ぐビアのバリアメタルを形成に関する研究であり、特に実用化に向けたイオン化スパッタの開発について論述したものである。半導体素子の微細化とともにビアのアスペクト比が高くなり、通常のマグネトロンスパッタによる方法では、ビアのバリアメタル埋め込み性を実現できない課題がある。そこで、近年注目されているイオン化スパッタによるビアの埋め込み性向上を検討している。特に、ターゲットから飛散する金属のイオン化率を向上させる方法として、マグネット構造に着目し、アスペクト5($\phi 0.2\mu\text{m}$, 深さ $1\mu\text{m}$)のビア埋め込み性向上を検討している。本論文では、マグネット構造として、発散磁界を形成する回転2重円のアンバランス型マグネットを用いることで、Tiのイオン化が促進され、さらに基板にバイアス電位を印加することで、Tiイオンは基板に垂直入射しビアのボトムカバレッジ率が向上することを実証している。Tiイオン量を増加させるため、発散磁界を強化したマグネットを用いることで、ビアのボトムカバレッジ率がより高くなる。発散磁界を強化したマグネットを用いた場合のデバイス影響をゲート酸化膜厚の異なるアンテナ MOS キャパシター（アンテナ比 33 万倍）を用いて評価している。発散磁界を強化するとアンテナ MOS キャパシターの酸化膜厚が薄くなるほど酸化膜にダメージが入り、リークすることがわかった。基板側に流入する電流波形を測定した結果、放電開始時の電流立ち上がり (dI/dt) が大きいと MOS デバイスの酸化膜にダメージが入ることを実証している。また、基板面内のアンテナ MOS キャパシターの不良分布から、発散磁界が強い領域に発生していることを示している。これらデータから、放電開始とともに、発散磁界に電子が湾曲ドリフトし、基板へ急速に輸送されアンテナ MOS キャパシターに蓄積され、破壊されると考察している。金属膜で基板一面が覆われると電荷分散することから、放電開始の影響であることを明らかにしている。デバイスへのダメージを与えず、ビアの埋め込み性を向上させることと基板エッジのビアボトム埋め込み非対称を緩和するマグネット開発を行っている。デバイスへのダメージを低減するため、アンバランスマグネットの発散磁界を弱める必要がある。発散磁界を弱めることで、発散磁界に捕捉した電子とターゲットから飛散する Ti との衝突確率が低下し、Tiイオン量が低下する。その結果、基板に垂直に引き込まれる Ti イオンが低下し、ボトムカバレッジ率が低下する。そこで、Tiのイオン化率を上げることと生成された Ti イオンを有効に利用するため、SIS 構造（グラウンドシールドにプラス電位を印加したイオンリフレクターの追加）を用いている。一方、基板エッジのボトム埋め込み非対称性を緩和する方法として、ターゲットエロージョン分布を元にスパッタシミュレーションで検討している。この結果、ターゲット外周のエロージョン量を増加することで、ビアボトムの埋め込み非対称を緩和できることが示されている。これら知見を元に回転円弧型マグネットを考案し、ビアボトムの埋め込み性評価、アンテナ MOS キャパシターによるゲート酸化膜ダメージ評価、基板電流波形測定、Ti と TiN の膜質評価を行っている。回転円弧型マグネットを SIS 構造の装置に使い、ビアの埋め込み評価を行い、発散磁界強化型マグネットと同等以上のボトムカバレッジ率を達成できることを実証している。また、発散磁界を強化したマグネットを用いた場合に比べ、円弧型マグネットを用いることで、基板エッジのボトム埋め込み非対称性を大幅に改善できることも実証している。Ti、TiN の膜質に関して、Ti、TiN 膜の比抵抗 $150\mu\Omega\text{cm}$ 以下、膜厚分布は $\pm 10\%$ 以下を達成し、デバイス設計仕様を満足するプロセス条件を見出している。Si 基板に酸化膜、Ti を成膜した上に TiN を成膜し、その膜質を X 線回折で分析を行い、TiN(111)配向が弱く TiN(200)の強い膜質とし、F 等のバリア性が確保できる膜質が得られることを示している。上記は、基板サイズ 200mm にて開発を行った結果である。半導体では、微細化とともにチップ取れ数を増しチップ単価を低減するため、基板サイズの拡大が行われ、300mm 基板が先端半導体に用いられてきている。そこで、300mm 基板にも対応するスパッタ装置に、円弧型マグネットの適用を検討している。基板の拡大に伴い、マグネット、ターゲットサイズを拡大する必要がある。しかし、円弧型マグネットは N 極と S 極間の距離は 200mm 基板でもちいたものと同じにし、サイズのみを拡大したものとしている。円弧型マグネットの円弧部がターゲット外周に近づくと、放電時に形成された電子がプラスに電位を印加したイオンリフレクター (IR) に吸い込まれるこ

とをプラズマシミュレーションで示している。ターゲットと IR の間に電氣的グランド部を設置するとともに、円弧型マグネットの円弧部を回転中心方向にシフトすることで、IR への電子吸収を抑制できる指針もプラズマシミュレーションから得ている。この結果を元にした装置構造のイオン化スパッタで Ti、TiN をビアに埋め込んだ結果、非常に高いボトムカバレッジ率を得ることを実証している。200mm 装置と同じカソードのパワー密度を得るためには、装置拡大にともない高パワー化が必要になる。このことで、放電空間内に堆積した膜ストレスの高い TiN 膜が、熱ストレスで剥離ダストが非常に多く発生する問題があった。この問題に対し、イオンリフレクターをグランド電位にすることで電子流入箇所を放電空間の各場所に分散することで、集中的に電流の流れるイオンリフレクターのジュール加熱を抑制し、剥離ダストを低減することを実証している。さらに、剥離ダストを低減する方法として、TiN 成膜前に膜ストレスが TiN より 1 桁低い Ti を放電空間内にペーストする方法を提案している。この方法を用いることで、量産にも使用可能な成膜ダスト量とすることができることを実証している。

以上述べたように論文提出者の研究は実用化に向けた微細配線成膜を可能にするイオン化スパッタを提案し、数十ナノメートルのビアバリア形成が可能で実用化される技術であることを示している。よって、提出者は博士（工学）の学位を受ける資格があるものと認める。

なお本論文に関して、調査委員および公聴会出席者から、基板バイアス RF 電位の印加有無による MOS キャパシタの酸化膜ダメージ、Si/Ti/TiN 膜の結晶性、バリア膜のバリア性、ビア側壁におけるバリアメタルの非対称性、LTS 構造のイオン化スパッタなどについて多くの質問がなされたが、いずれも著者の説明によって質問者の理解が得られた。

以上により、論文調査及び最終試験の結果に基づき、審査委員会において慎重に審査した結果、本論文が博士（工学）の学位に十分値するものであると判断した。